

Electroplated solder terminal

Patent number: CN1117655
Publication date: 1996-02-28
Inventor: NYE III HENRY ATKINSON (US); ROEDER JEFFREY
FREDERICK (US); TONG HO-MING (US)
Applicant: IBM (US)
Classification:
- international: H01L23/48; H01L23/488; H01L21/60
- european:
Application number: CN19950105061 19950427
Priority number(s): US19940267339 19940628

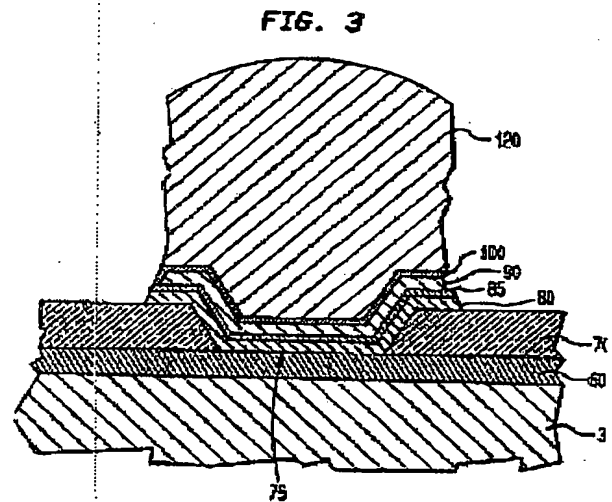
Also published as:

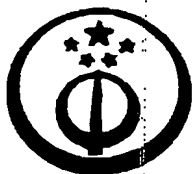
EP0690504 (A)
US5503286 (A)
JP8018205 (A)
EP0690504 (B)

Report a data error he

Abstract not available for CN1117655
Abstract of corresponding document: EP0690504

An process and a structure for an improved solder terminal is disclosed. The improved solder terminal is made of a bottom metallic adhesion layer, a CrCu intermediate layer on top of the adhesion layer, a solder bonding layer above the CrCu layer and a solder top layer. The adhesion layer is either TiW or TiN. A process for fabricating an improved terminal metal consists of depositing an adhesive metallic layer, a layer of CrCu over the adhesive layer and a layer of solder bonding material, over which a solder layer is formed in selective regions and the underlying layers are etched using solder regions as a mask. <MATH>





[12] 发明专利申请公开说明书

[21]申请号 95105061.3

[43]公开日 1996年2月28日

[51]Int.Cl⁶

H01L 23/48

[22]申请日 95.4.27

[30]优先权

[32]94.6.28 [33]US[31]267,339

[71]申请人 国际商业机器公司

地址 美国纽约

[72]发明人 亨利(III)阿特金森·奈

杰弗里·弗雷德里克·罗德 童洪明

保罗·安东尼·托它

[74]专利代理机构 中国国际贸易促进委员会专利商
标事务所

代理人 杨晓光

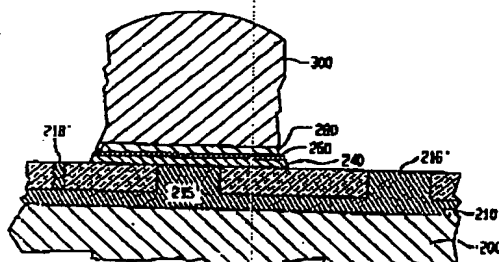
H01L 23/48 H01L 21/60

权利要求书 4 页 说明书 17 页 附图页数 5 页

54)发明名称 电镀的焊接端子

57)摘要

公开一种改进的焊接端子的工艺及结构。该改进的焊接端子是由底金属粘附层、在粘附层顶上的 CrCu 中间层、在 CrCu 层上面的焊料键合层以及焊料顶层构成。一种制作改进的端子金属的工艺包括：沉积粘附金属层、在该粘附层上的 CrCu 层、及焊料键合材料层，在其上选定位置形成焊料层，用焊料区域模刻蚀下面的各层。



(BJ)第 1456 号

权 利 要 求 书

1. 一种改进的基片上的焊接端子, 含有至少一个导电部件并具有多个被绝缘物隔开的电接触区, 该焊接端子包括:

一金属粘附层, 可用一种优先于所说的导电部件的工艺刻蚀;
在上面的、与所说的粘附层接触的一 CrCu 合金层;

所说的刻蚀金属粘附层的工艺进一步优先于所说的 CrCu 合金层;

在上面的、与所说的 CrCu 层接触的一焊料键合金属层; 以及在上面的、与所说的焊料键合层接触的一焊料层。

2. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的金属粘附层是选自实质上由 TiN 和 TiW 组成的集合。

3. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的金属粘附层是由两层制成的, 一 Ti 底层和一选自实质上由 TiN 和 TiW 及 W 组成的集合的顶层。

4. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的金属粘附层的厚度在 250\AA — 2000\AA 的范围内。

5. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的金属粘附层最好为约 1000\AA 。

6. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说

的顶绝缘层是选自实质上由聚酰亚胺、二氧化硅、氮化硅及氮氧化硅组成的集合。

7. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的焊料是选自实质上由 $Pb-Sn$ 、 $Pb-In$ 及 $Pb-Si$ 组成的集合。

8. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的 $CrCu$ 层的厚度大于 250\AA 。

9. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的 $CrCu$ 层是由 20—80% 的铜制成的。

10. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的焊料键合层是选自实质上由 Cu 、 Co 和 Ni 组成的集合。

11. 如权利要求 1 的一种改进的焊接端子, 其特征在于, 所说的焊料键合层的厚度选在 $1000\text{\AA}-2\mu m$ 的范围。

12. 一种在基片上制作改进的焊接端子的方法, 该端子含有至少一个导电部件并具有多个被绝缘物隔开的电接触区, 该方法包括:

淀积一粘附金属层;

在所說的粘附金属层上面并与之接触淀积一层 $CrCu$ 合金;

所说的粘附金属层之特征在于可优先于所说的导电部件和所说的 $CrCu$ 合金被刻蚀;

在所說的 $CrCu$ 层上面并与之接触淀积一层焊料可键合的金属;

在所说的焊料可键合层上面在选定位置有选择地形成焊料;

使用所说的焊料作掩模刻蚀所说的焊料可键合层和 CrCu 层,停在所说的粘附层;以及

采用一种工艺,优先于基片上的焊料、CrCu 合金层、焊料键合层及导电部件刻蚀所说的金属粘附层。

13. 一种如权利要求 12 的方法,其特征在于,所说的粘附金属层是选自实质上由 TiW 和 TiN 组成的集合。

14. 一种如权利要求 12 的方法,其特征在于,所说的粘附金属层是由两层制成的,一底 Ti 层,及一选自实质上由 TiN、TiW 及 W 组成的集合的顶层。

15. 一种如权利要求 12 的方法,其特征在于,所说的粘附金属层是由选自溅射、化学汽相淀积及电镀的一种工艺形成的。

16. 一种如权利要求 12 的方法,其特征在于,所说的 CrCu 合金层是由含 Cr 和 Cu 的合金靶溅射而淀积的。

17. 一种如权利要求 12 的方法,其特征在于,所说的 CrCu 合金层是由 Cr 靶和 Cu 靶共溅射而形成的。

18. 一种如权利要求 12 的方法,其特征在于,所说的 CrCu 合金层是由一 Cr 源和一 Cu 源共蒸发而形成的。

19. 一种如权利要求 12 的方法,其特征在于,所说的焊料是通过有孔的绝缘掩模层电镀而形成的。

20. 一种如权利要求 12 的方法,其特征在于,所说 CrCu 合

金层及焊料 键合层是通过电刻蚀工艺刻蚀的。

21. 一种如权利要求 12 的方法, 其特征在于, 所说的粘附层是通过采用湿式化学反应或一等离子体的工艺刻蚀的。

说明书

电镀的焊接端子

本发明一般涉及微电子封装中所用的焊接互连线,特别涉及一种改进的焊接端的金属化。

在微电子学中,互连线一词常被用来描述一种把半导体、电容器或激光器一类有源器件电连接到陶瓷基片或有机板的结构或方法。称为硬或半永久性的一种互连线使用低熔点合金焊料。这与插针和插孔一类可动连接大不相同。

倒扣芯片接合是互连线焊接领域内的一主要分支。按倒扣芯片连接工艺,用焊球或焊柱使硅片上相应的端子与陶瓷基片或有机板接合,在陶瓷基片或有机板与电路化的硅片之间建立电学的和结构上的连接。在下面通篇论述中,“基片”一词用来代表硅芯片、陶瓷基片或有机板。焊球的材料通常形成在器件或者在基片的金属化端子上,有时在器件和基片的金属化端子上。对微电子而言,焊接端子的制作是一步重要的制造工艺过程。

在焊接互连要求不严格,轮廓较大(μm 级)的大批焊接的应用中,可以采用浸渍、网印或喷涂焊接。在要求严格(变化小于20%)的

应用中,焊料的体积和组成需加仔细控制,焊接端子是通过金属掩模和抗蚀胶掩模蒸发焊料或通过抗蚀胶掩模电镀焊料制作的。一般,可把基片上的焊接端子看作由两部分制成,一是称为端子金属化的金属化层,余者为接合材料(通常是焊料)本体。因为铅、铬、钼、钨一类的互连金属不适合用作器件或基片上的布线,一般要求单独的端子金属化,这是由于它们不易被浸润,也不与焊料按可控方式起化学反应。美国专利 3,633,076 给出一种焊接互连线,其中列出焊接端子金属化的要求,如电导率,粘附力/机械稳定性,易淀积与光加工,加工中的可焊性和材料稳定性。美国专利 3,633,076 还给出在半导体上使用三层金属化,以满足这些要求。这些要求至今依然有效,只不过对超大规模集成器件而言,又出现一些新的附加条件。某些新的条件是数量极大的端子(因输入/输出数目增加)精确的端子布置,高机械稳定性(如应力与粘附力)以及低缺陷程度。例如,已发现由于端子金属化的应力导致金属化下面绝缘薄膜裂缝的形成(Bhattacharya 等人的美国专利 4,434,434)。美国专利 4,434,434 给出,分层的端子金属化可减少在其下面的脆性绝缘薄膜形成裂缝。Herdzik 等人(在 *IBM Technical Disclosure Bulletin*, P1979, Vol. 10, No. 12, May 1968)论述了使用以 Cr、Mo、W 覆盖的 Al,来防止当焊料回流时 Al 与焊料形成合金。Leonard 及 Revitz(在 *IBM Technical Disclosure Bulletin*, P. 1121, Vol. 13, No. 5, Oct. 1970)论述了使用氧化铬与调相 Cr—Cu 层配合作为用于焊接端子的阻

挡层。Datal 和 Jaspal (在 *IBM Technical Disclosure Bulletin*, P. 1005, Vol. 20, No. 3, Aug. 1977) 描述了通过蒸发共淀积 Cr 和 Cu 形成调相 Cr—Cu 层的工艺。该 Cr—Cu 调相层包括机械互锁的 Cr 和 Cu 颗粒, 显示出对下面的 Cr 层和上面的钼与铜的中间金属层具有很好的粘附力。Gardner (美国专利 No. 4, 840, 302) 给出了使用 Cr—Ti 合金代替单一的 Cr 或 Ti, 作为与其上形成端子的有机绝缘层的粘附层。美国专利 4, 840, 302 发明请求保护减少在有机绝缘层上形成焊接端子时的界面裂痕。

还有另一种专门关于制造焊接端子工艺的教导。Kawanobe 等人的评论文章 (“ *Solder Bump Fabrication by Electrochemical Method for Flip Chip Interconnection* ”, CH1671—7 IEEE, 1981, PP. 149—155) 综述了几种替代的形成焊块和下层金属化的方法。美国专利 No. 5, 162, 257 (授予 Edward K. Yung) 给出了制作焊块的工艺。在美国专利 No. 5, 162, 257 工艺中, 在最顶层是刻成图形的焊料屏障层(如铬)的基片上形成铺垫金属层(包括铜)(焊料屏障是使焊料熔化也不浸润的一种材料)。在基片上形成焊料聚集区, 使焊料回流与未被焊料屏障层覆盖的铜起反应。接着用焊料和金属互化物层作刻蚀掩模, 刻蚀掉焊料屏障层和其它金属化层。美国专利 No. 5, 268, 072 (转让给本发明的受让人) 给出了湿、干结合刻蚀方法形成分层的或边缘轮廓有台阶的三层金属化 Cr/Cr—Cu/Cu。

上面评论的每个已有技术意在提供解决在焊料制作和使用上所

遇到的特定问题的一种方法。但似乎没有一种办法普适各种不同的应用。这是因为,即使大多数互连端要求对所有使用是共同的,但还有对每种使用是独特的要求。而且十分明显,焊接端子的形成技术是不容易预测的,为确认金属化或工艺中的任何变化往往要求实验证明。本发明的主要目的在于达到更高的产生率,改进焊接端子的可靠性,同时开拓工艺,以低成本在大基片(200mm 硅片)上形成更小的更大量的焊接端子。从下面在详细说明部分的具体论述更加明了许多先前的发明不能充分满足本发明的主要目的。

本发明的一个目的在于提供一种互连焊接端子结构及其改善产额和可靠性的制作工艺。

本发明的进一步的目的在于提供一种低成本的可用于大基片的制作工艺。

本发明的更深一层的目的在于改善工艺与包括由薄 Al-Cu、Cu 线制成的多层布线和薄钝化层的基片的兼容性。

公开一种改善焊接端子的工艺和结构。改善的焊接端子是由一底金属粘附层、在该粘附层顶上的 CrCu 层、在 CrCu 层上面的焊接层及焊料顶层组成的。该粘附层是 TiW 或 TiN。制作改善的端子金属的工艺包括:淀积一粘附金属层,在该粘附层上的 CrCu 层及焊接材料层,在其上的选定区内形成焊料层,并用焊料区作掩模刻蚀下面的各层。

从下面以附图解释的本发明更具体的描述会更加明了本发明的

目的、特性及优点。

图 1 显示采用倒扣互连的微电子组合件的视图。

图 2 表示图 1 所示的具有多个焊接端子的半导体芯片的扫描电子显微照片。

图 3 表示图 2 所示半导体芯片上焊接端子的剖面图。

图 4A 和 4B 显示两个采用焊接端子的不同基片构成的剖面图，并示出了在焊接端子蚀刻过程需要保护的基片区。

图 5 是解释本发明工艺步骤的流程图。

图 1 表示一种采用倒扣芯片互连的组合件(组件)，其中的半导体芯片 30，借助于多个焊块 40 与陶瓷基片 10 电连接和物理接合。焊块 40 的一端连到芯片 30 的金属端子上，另一端连到基片 10 的金属端子上。焊块 40 已被回熔，以便在芯片 30 和陶瓷基片 10 上的焊料和金属端子之间建立熔炼键合。一般，在接合之前，预制焊料作为芯片 30 或基片 10 或两者的整体部件。在另一些类型的互连中，基片上的端子是预焊的，并通过 TAB (带自动键合) 连线接合。在某些情况下，采用回熔焊接作为热连接，用以把芯片的背面固定到陶瓷基片上，并通过 TAB 或丝焊键合建立电连接。尽管本文没作具体解释，但这里所作的论述同样适用于陶瓷格点阵列、带状球格点阵列及类似的阵列。本文综合考虑在半导体芯片 30 上焊块的形成来解释本发明的特性，但应理解对上述其它应用可作基本相同的论述。

图 2 表示半导体芯片 30 表面上的多个焊料端子或焊块 50。焊

块 50 的位置、数量及大小一般由芯片和陶瓷基片的设计要求、组件的可靠性及焊接端子工艺限制来确定。目前在 VLSI 压力封装中所用的互连总数大约是 1000, 预计还会增加。所以, 要求单个端子焊盘的可可靠性十分高。

图 3 表示芯片上的焊块的某些关键性部件, 称为 C4 (受控可拆芯片连接) (见 *P. A. Totta and R. P. Sopher, IBM Journal Research and Development, May 1969, pp. 226-238*)。图 3 将被用于评论现有技术某些突出的特性, 及强调本发明的关键实施方案。半导体芯片 30 这里包括至少一层布线 60, 它被一薄绝缘层 70 所绝缘和钝化。在绝缘层 70 形成一通到下层布线 60 的孔 75 或通路, 对应于预定的焊块端子的位置。在现有技术中, 层 80 是由近似 1000\AA 的 Cr 制成, 提供与绝缘层 70 的粘附性, 同时通过孔 75 形成到层 60 的电连接。在图 3 中, 孔 75 被表示成一通路, 然而在许多应用中, 它可用通过网印焙烧在陶瓷基片中的金属膏或通过电镀塑料或陶瓷板中的孔制成的导电接触 (未图示) 来代替。层 90 一般是 5000\AA — 10000\AA 的铜或镍或其它合适的可焊材料, 当焊料加热时与焊料反应形成熔炼键合。中间层 85 一般是 1500\AA 的调相的 Cr—Cu, 形成于层 80 和 90 之间, 若需要, 提供层 90 和层 80 之间的粘附力。在层 90 上有时形成层 100, 由约 1000\AA 的 Au 组成, 为防止在淀积焊料层 120 之前的贮存和操作过程中 Cu 表面的氧化。层 120, 焊料, 一般含有一种或一种以上的 pb、Bi、Sb、Sn、In、Ag、Au。当加热熔化

焊料(回熔)时,Cu 层 90 与焊料层 120 的至少一种组分反应,形成金属间化合物(未图示),诸如 CuSn 、 CuIn 及 CuSb 等。Cu 与焊料间的熔炼反应(称为浸润)将一部或整个 Cu 层 90 转变为金属互化物。该金属互化物的实际组分由在能量上有优势的化合物确定。元素的相图,例如 Cu 和 Sn 含有可形成金属互化物的信息。二元系相图在相图书中是现成的。当检修组件,使焊料经多次回熔时,Cu-Sn 金属互化物(未图示)长厚,变得粗糙而不连续。有些金属互化物弥散到焊料中,被(Berry and Ames, IBM J. Res. Development, May 1969, PP. 286-296)称为“解消辅助散裂”。Berry 和 Ames 观测到,“预防焊料去湿在很大程度上依赖于那些最终防止和抑制散裂的工艺因素。这些因素是在采用调相的 Cr-Cu 生产中选定的最佳参数”。保护层 100 在接合过程中完全耗尽,并形成金属间化合物,一般又弥散在焊块中。

特定层具体厚度的选择、各层顺序的安排及淀积和模式工艺的选取可按宽范围的先前论述过的要求,诸如工艺兼容性、膜的应力、层间粘附力等来确定。同时,从现有技术选出的模式工艺是有限的,而且强加许多额外的限制。

本发明使用下列工艺步骤的结合,诸如:淀积铺垫层、掩蔽和光刻、在选定面积附加焊料以及刻蚀铺垫层,以实现可扩展至大晶片小端子特性的低成本制造工艺。端子的厚度和刻蚀工艺对不同层是经选择和优化的,以改善产额和可靠性。另外,本发明的焊接端子的

工艺和结构是经选择的,以确保各层和不同工艺间的兼容性。本发明所要克服的具体问题是当使用现有技术以上面的焊料轮廓作掩模刻蚀金属化层时所见的残留缺陷和产量低下。例如,美国专利 No. 5,268,072 给出了电刻蚀 CrCu 合金层和 Cu 键合层。在本申请本体内所用的“CrCu 层”一词包括含 Cr 和 Cu 原子的所有膜,不管它们是由合金靶淀积的,还是由两个分开的源以相位法共蒸发的。Cr-Cu 合金一词按其定义包括调相的 Cr-Cu 层。按美国专利 No. 5,268,072 的工艺焊料加到选定位置的金属端子上。使用焊块作掩模,电解刻蚀 Cu 和 CrCu 层。在美国专利 No. 5,268,072 的工艺中对 CrCu 层的电解刻蚀也刻蚀了下面的 Cu 层。工艺的非均匀性和每次投料的变化往往导致在 CrCu 层完全刻蚀掉之前,部分刻蚀了 Cr 层。在电刻蚀 CrCu 层过程中作为电通路的 Cr 层变得不连续,因此妨碍了 CrCu 层的完全去除,并导致产量低下。全部电刻蚀工艺的可行性低下。

基于上面的论述,本发明者考虑到一种选择、制作金属端子的新的工艺/材料条件。采用图 3 描述如下:去除顶金属化层无用部位形成层 85 和 90 的选择刻蚀工艺不应刻蚀下面的粘附层 80。这一要求可以通过开发一种新的刻蚀工艺或采用一种新的材料代替图 3 中的层 80 的 Cr。然而,新材料的选取要求说明,该新的粘附层 80 与阻挡层 85 和焊接键合层 90 相结合可以满足先前论述的许多相互关联的要求。本发明者进一步考虑到好的生产工艺的另一要求,即,用

于刻蚀图3粘附层80的工艺一定不能再刻蚀在基片30一些区域露出的布线层60。借助于图4A和4B,对这一点会有更深的理解。

图4A表示在基片200上的一通路接触孔215和一金属端子,包括一粘附层240、任选键合层260和可焊层280,以及一焊料层300。联系到先前的论述,层240可以是Cr,层260可以是CrCu,而层280可以是Cu或Ni。图4A还表示一故意的开孔216通至基片内隐埋的布线层210。孔216是一故意露出的接触,通过除倒扣芯片互连之外的技术,如丝焊、TAB等或探测在“切槽”区的器件,用于连接到布线层210。在图4A中还表示一个由缺陷218引起的不注意的孔,露出部分隐埋布线210。缺陷218可以是一针孔、一刻蚀或淀积缺陷。图4B与图4A类似,只是端子利用柱状接触215'代替了通路接触215。在柱状接触工艺中,采用金属淀积来填充接触孔。在故意孔的情况下,露柱状的表面216',在缺陷218的情况下,形成有缺陷的连接218'。在某些半导体芯片中包括故意孔,可以灵活地使用不同内互连和与不同的基片一起使用。

在基片顶层存在这些故意孔和非故意孔的情况下,本发明者考虑到,金属化层240的选择用来去掉层240的无用部位的工艺必须是“兼容的”,即对层210是无反应的和无刻蚀的。否则,在制造环境中,去除层240的无用部位的刻蚀步骤可导致部分或全部腐蚀故意孔和缺陷孔内的布线210。部分腐蚀可引起可靠性下降,而完全腐蚀可导致产量下降。这种利害关系是现有技术没有顾及到的,也不

能用现有技术解决。例如,美国专利 No. 5,162,257 给出了用金属化层 Cr,调相的 Cr—Cu 及 Cu 形成焊块,用氢氟酸基腐蚀剂(栏 6,行 24—26)刻蚀 Cr—Cu 和 Cr 层。众所周知,氢氟酸基腐蚀剂强烈腐蚀露出的 Al 表面,这使得该教导不易适合在 Al 布线的基片上大规模地制作焊接端子。本发明者已认识到,对于高产额的制作工艺,用于腐蚀图 4A 的金属端子粘附层 240 的工艺必须与(即不腐蚀)隐埋布线层 210 兼容。为了将下面的绝缘层裂纹所诱导的应力减至最小,调整刻蚀条件和化学物品不总是容易的,因为特定的腐蚀条件是控制刻蚀的金属化层的几何形状(渐变截面构形)所要求的。

通过以流程图表示工艺步骤的图 5,结合图 3 所示的剖面图,可以理解本发明的优选实施例。第一步 505,包括在具有顶绝缘层 70 和接触区 75 的基片 30 上淀积一层或一层以上的铺垫金属化层。当在后一工艺步骤从上述的铺垫层去掉无用部位时,形成图 3 的层 80 和 85。在最实际的情况下,基片 30 应有数个接触区 75。在优选的工艺中,由一合金靶溅射 TiW 层,作为一铺垫层,在后一工艺步骤经选择刻蚀,形成图 3 的层 80。TiW 淀积后,接着由 CrCu 合金靶溅射淀积一 CrCu 层,从 Cu 靶溅射淀积 Cu 层,在后一工艺步骤选择刻蚀 Cu 和 CrCu 层,分别形成图 3 中层 90 和 95。CrCu 层也可以用其它工艺淀积,如由二元靶共溅射由两个蒸发源的共蒸发。不管使用什么工艺,所得之膜是晶粒互锁物理混合的 Cr 和 Cu 晶粒的混合物。在本申请中,可用 TiN 层作为 TiW 层的代替层。这是因为

TiN 类似 TiW, 对绝缘体的很好的粘附力, 对微电子应用中所用的金属化又是很好的扩散阻挡层。用含氟—碳的物质等离子体可刻蚀 TiN 和 TiW, 而不蚀蚀 Al、Cu、或 Pb—Sn。当使用氟—碳等离子体来刻蚀时, 在 Pb—Sn 层 120 上形成氟化的表面层是个严重问题, 可能要求附加的处理步骤, 以便在焊接互连过程之前或当中去掉氟化物。再有, 采用氟—碳的反应离子刻蚀工艺要求严密的工艺控制和均匀性, 因该工艺能刻蚀图 3 下面的绝缘层 70。绝缘层 70 厚度损失太多, 对许多应用是不可接受的。在优选工艺中, 图 3 的绝缘层 70 是聚酰亚胺, 其化学组分是 PMDA—ODA (1,2,4,5—苯四酸二酐氧化双苯胺); 但适合作微电子应用的绝缘层的任何化学组成的有机材料均可用作层 70。此外, 通过物理、热及 PECVD 工艺所淀积的二氧化硅、氮化硅及氮氧化硅一类的无机绝缘物也可用作层 70。

TiW 层 80 厚度可在 250\AA — 2000\AA 的范围。在某些应用中, 在淀积 TiW 之前, 先剥蚀基片, 以确保低电阻及高粘附力。溅射靶中钨的含量一般约为 90%, 但也可在 60—90%, 余量是 Ti。CrCu 层 85 的厚度在 100\AA — 2000\AA 。CrCu 层 85 的组分是 Cr 含量在 20—80%, 余量为 Cu。在优选实施例中, TiW 溅射靶含 90% 的 W, 而 Cr—Cu 溅射靶含体积相等的 Cr 和 Cu。虽然溅射是优选工艺, 图 3 中的层 80 和 85, 在腐蚀前自然就是铺垫层, 但也可采用电镀、蒸发、CUD 一类的其它工艺。

在淀积 TiW 和 CrCu 层后, 两种工艺之一均可用来淀积铜。按

其中的一种工艺 510, 通过抗蚀胶或金属掩模淀积, 在 CrCu 层顶上形成有图形的 Cu 层。另一办法是通过淀积一层铺垫层并采用抗蚀掩模刻蚀, 同样可获得有图形的 Cu 层。这种如步骤 510 中的 Cu 构图方法与流程图 5 的优选步骤 515 相比, 其工艺步骤太多。按步骤 515, 最好用铜靶溅射淀积相应于图 3 中的层 90 的铜层作为铺垫层。铜的厚度在 $1000\text{\AA}-2\mu\text{m}$ 范围, 依应用而定。在优选实施例中, 铜的厚度采用 4300\AA 。另一办法是采用以可焊性而著称的镍或钴层代替铜层, 形成图 3 中的层 90。在我们的实验中, 采用一串联的带有多靶的溅射系统 MRC 662, 单一抽气, 依次淀积 TiW 、 CrCu 和 Cu 层。接着, 如工艺步骤 520 所示, 形成带有与焊接端子位置相应的孔的绝缘掩模层。在优选实施例中, 该掩模是由负性干膜抗蚀胶制成。也可使用其它掩模材料, 诸如正性抗蚀胶、及聚合物、氧化硅、氟化物及其混合物一类的绝缘物。在优选工艺中, $\text{Pb}-3\text{Sn}$ 焊料合金是通过绝缘掩模层的孔电镀上的, 基本上填平, 如有要求, 填过孔的体积。电镀工艺使用公知的电镀配方和电镀设备, 还使用绝缘掩模层下面的铺垫金属化层 TiW 、 CrCu 和 Cu , 为电镀运行提供电通路。另一些所需的焊料组分, 如易熔的 $\text{Pb}-\text{Sn}$ 、 $\text{Pb}-\text{In}$ 、 $\text{Pb}-\text{In}-\text{Sn}$ 等可用工业上公知的工艺电镀。这样, 在步骤 520, 按孔的位置将焊料选择加到基片上, 形成图 3 的层 120。在电镀形成焊料后, 在步骤 520, 用湿或干腐蚀去掉掩模。在有机抗蚀胶的情况下, 采用在 O_2 中灰化去掉掩模。

在步骤 525, 从焊区之外的区域去掉铺垫键合层 Cu、Ni 或 Co 及中间层 CrCu 及底粘附层 TiW 或 TiN 或类似物的无用区, 形成图 3 的各层 90、85、80。在优选工艺中, 首先按美国专利 No. 5, 268, 072 (转给本发明的受让人) 的教导, 用硫酸钾电刻蚀 Cu 和 CrCu 层。本发明者已发现, 该优选实施例的 TiW 层 80 未被用来去掉露出区域中的 Cu 和 CrCu 层的电刻蚀工艺腐蚀。这就允许 TiW 铺垫层为电刻蚀 (及某些过刻蚀) 下面的层 Cu 和 CrCu 提供电流通路, 形成层 90 和 85, 不一点残留物。在步骤 525, 在形成 CrCu 层 85 和 Cu 层 90 之后, 接着如美国专利 No. 4, 814, 293 的教导, 通过 H_2O_2 缓冲混合液化学腐蚀 TiW 铺垫层。在优选工艺中, 使用 H_2O_2 、EDTA 和钝化剂的混合液。这种腐蚀剂选择去掉 TiW, 而明显地不腐蚀 Cu、Al 和 CrCu 层。

从而, 已表示了以相互兼容和可靠方式用来形成本发明实施例的包括作为底粘附层的 TiW 或 TiN 80、CrCu 中间层 85 及 Cu 键合金 90 的多层金属化结构的可行的工艺步骤。然而, 仍需确定各选择层相互间及与绝缘层间形成良好的界面。需要完全三层和整个互连的结构完善性的实验证明, 以便最终肯定本发明的实用性。互连结构良好的机械完善性确保做到材料的良好选择及工艺的良好选择。确保焊接端子结构完善性的粘附性的可行技术是抗拉伸测试。在抗拉伸测试中, 通过焊料互连将芯片与基片接合, 如图 1, 再将芯片和基片机械拉开。当测试正常运行时, 分离将发生在焊料互连的某

一部分。若因焊料的延展形变使分离发生在焊料体块内,可以推断金属化层与芯片或基片上的绝缘层之间界面是完美无缺的。在金属化的某一层当中或从绝缘层表面分离,则指明结构完善性差。在测试前在非氧化气氛中让互连经受多次反复回熔(让焊料熔化)可使拉伸测试做得更带攻击性。

表 1 列出了互连经受 30 次回熔的拉伸测试的结果,其中的芯片端子是用本发明形成的, TiW、CrCu 及 Cu 各具有不同的厚度。表 1 的结果包含以各种金属化层厚度组合进行拉伸测试的芯片实际数量、每种等级的芯片平均抗拉强度及表明界面已脱层的焊块数量。

表 1 拉伸结果

TiW/Cr-Cu/Cu/ Pb-3Sn (30 次循环回熔后)

实验号	TiW Å	Cr-Cu Å	Cu Å	测试的 芯片数	拉 力 (磅)	焊料脱层数 (每 400 焊盘)
1	812	1187	3150	3	20.2	0
2	812	<u>562</u>	3150	3	18.4	85
3	625	875	4300	3	20.1	0
4	437	1187	3725	3	21.1	0
5	437	<u>250</u>	3725	3	19.7	12
6	812	1500	4300	3	21.8	0
7	437	1187	3725	3	21.9	0
8	250	1500	2575	3	19.9	0

对应于 250\AA 的 CrCu 和 562\AA 的 CrCu 都表明拉伸强度减弱。某些界面失效。因测试芯片数仅三片, 实际价值尚不算明显。然而, 我们可以推断, 对较薄的 CrCu 在拉伸测试中有界面失效的趋势。这暗示在 没有一定厚度的 CrCu 层的情况下, 焊块将导致 TiW 反浸润, 一种公知的氧化, 自钝化膜。在测试前经受 30 次回熔的互连, 给出的界面失效数目尚不坏。由此设想到 TiW 与 CrCu 层之间的粘附是完美无缺的, 有限的失效或许是由于较薄的 CrCu 层经 30 次回熔而退化所致。应该指出对于阻止散裂, 合金 CrCu 层似乎是等效于同相的 CrCu 层。这进一步提示, 对于大多数应用, 当回熔次数大约在 10 次以下, 即使 250\AA CrCu 中间层也是可接受的。然而, 由于相同的原因, 没有中间的 CrCu 层, 5000\AA 量级的薄 Cu 层直接设在 TiW 上, 可能导致界面的脱层, 因为铜转变为 Cu—Sn 金属互化物, 而金属互化物散裂到焊料体块中。所以, 图 3 的中间层 85 起到一种独特的作用, 尽管它很薄。结构联锁的 Cu 颗粒确保 Cu—Sn 金属互化物与一侧的 CrCu 层间的粘附力, 而 Cr 颗粒和联锁的 Cu—Sn 颗粒确保与另一侧的 TiW 的良好粘附力。从实验研究(“Reliability improvements in Solder bump processing for flip chips”, M. Warrior, 1990 IEEE, 0589—5503 pp. 460—469)推出同样的结论。Warrior 的研究使用一由 TiW 和 Cu 电镀焊料的互连作金属化层, 没有中间层。将互连与基片接合, 并做拉伸测试。该研究在上

述参考文献的第 461 页陈述“因粘附力主要依赖于良好的 Cu—Ti 结构键合,任何一点疏漏都是一种潜在的凸块脱落的失败。研究的做法是在 Cu 溅射前让 TiW 表面暴露于大气。这是由重复同样的失败原因而得出的…”。在 Warrior 的研究中,所用的铜层厚是约 10000Å(参见文献第 460 页的图 1),在接合过程中,互连经受一次焊料熔化循环。合理的结论是,在接合之后,仍保持着 Cu—Ti 界面。所以关键的界面是在 Cu 层与 Ti—W 层的富 Ti 表面之间,看来似乎很敏感。从这些论述及表 1 中的数据,对采用薄键合层的大多数微电子应用而言,如本发明所预见,使用没有中间层的 TiW 和 Cu 不会满足本发明提及的成品率和可靠性方面的要求。因而,本发明的在 TiW 层 80 和 Cu (Ni)层 90 之间使用一薄的 CrCu 中间层 85 提供了一种重要的解决办法。CrCu 经多次回熔仍作为中间层存在,并提供与下面的 TiW 层的良好粘附力,如测试结果所示。

根据前面的论述,如图 3 所示的金属端子可使用下列的任何材料:TiN、Ti/TiN、Ti/TiW 和 Ti/W 以及类似的材料,形成粘附层 80 以及 CrCu 中间层 85。然而,在刻蚀 CrCu 层 85 的工艺中不应刻蚀粘附层 80,这暗示着任何含 Cr 或 Cu 的层不可能适合作层 80。在叠层结构如 Ti/W 的情况下,Ti 提供与基片的粘附力。另外根据对粘附力的机械学论述及键合层的有限作用,可以采用镍、钴一类的材料加添到键合层 90 的 Cu 中。在使用由 Ti/W、Ti/TiW、Ti/TiN 等制成的叠层结构的情况下,氟基等离子体可用于刻蚀这些层,形

成层 80;此外,湿式刻蚀技术是合用的,且优先于隐埋布线层 60。

虽然根据单一优选实施例描述了本发明,但对本领域的技术人员,在不脱离本发明的前提下可以作出各式各样的替换及改形。所以,本发明意欲包含所有的落入所附权利要求范围内的这种替换。

图1

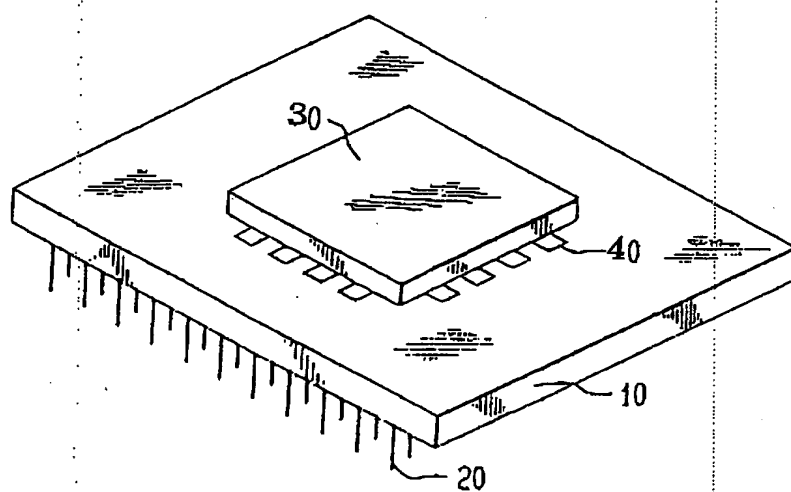


图2

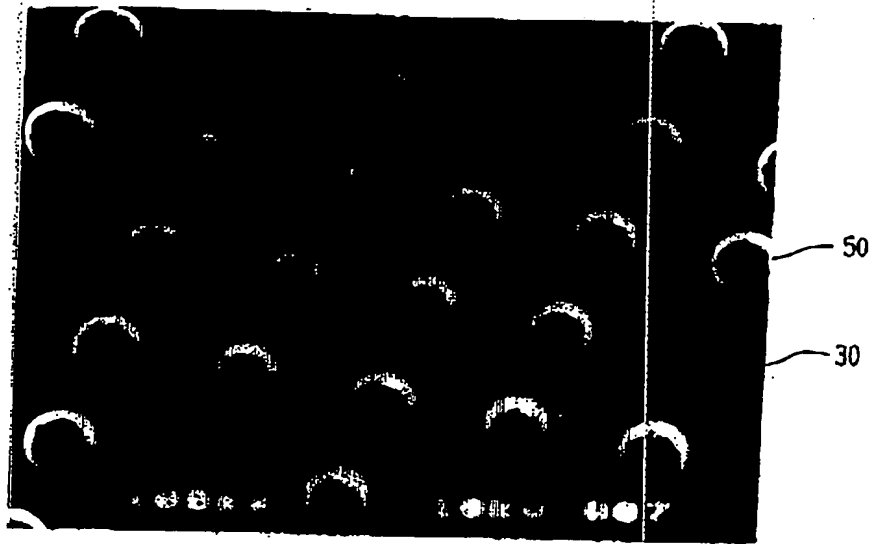


图 3

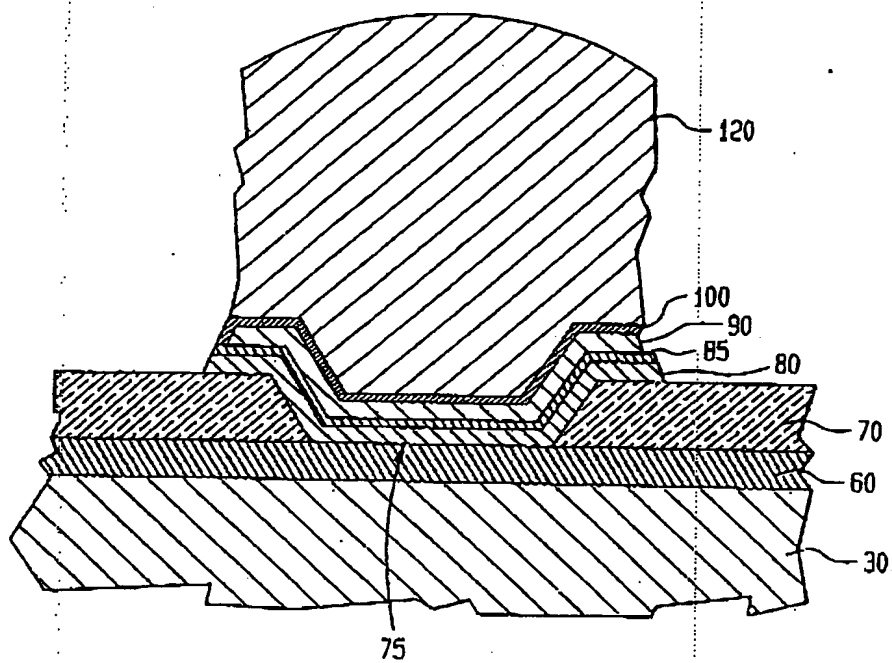


图 4A

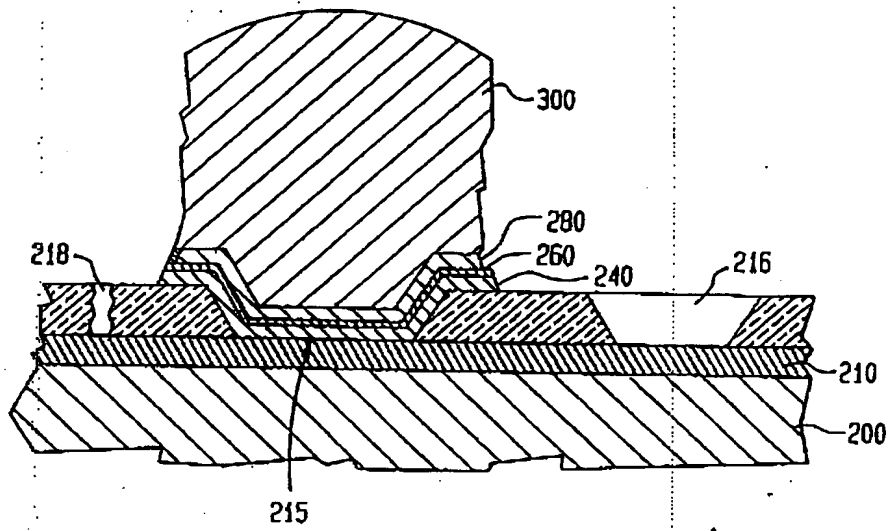


图 4B

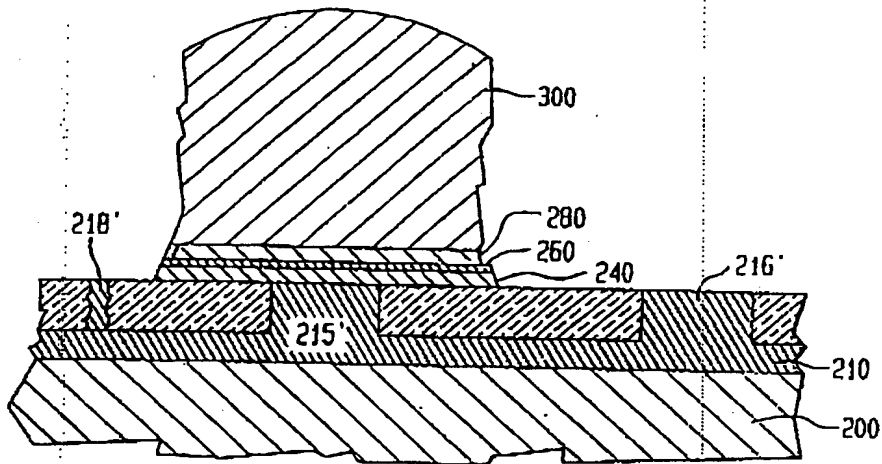
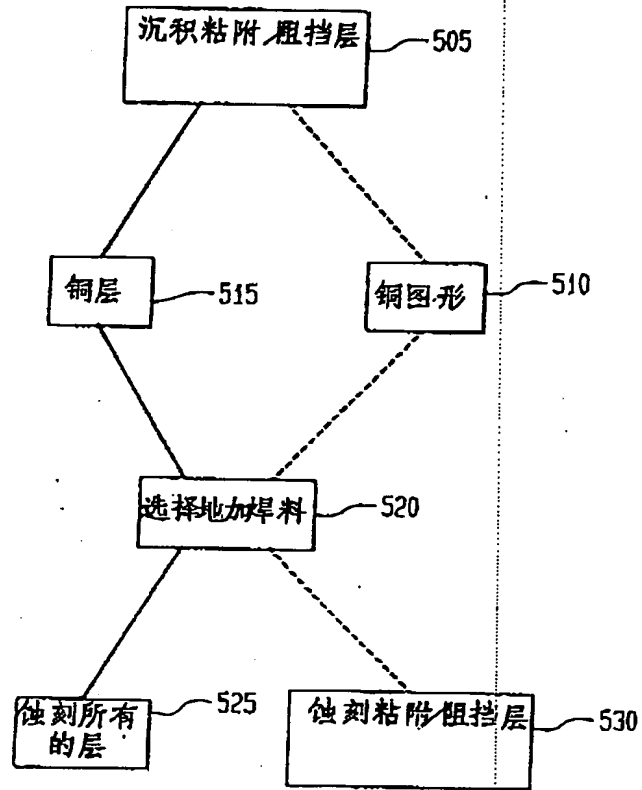


图 5



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.